

上海博达数据通信有限公司

# 硬件实验室

硬件测试外包 | EMC 场地出租 | 测试仪器租赁

# 电路板 SI PI 及接口一致性测试服务

## 产品概述

电路板测试服务主要是单板的 **SI 信号完整性测试**、**PI 电源完整性测试**、和各种**接口一致性测试**服务。

信号完整性（SI, Signal Integrity），定义为信号在电路中能以正确时序和电压做出回应的能力。广义上讲，信号完整性指的是在高速产品中由互连线引起的所有问题。SI 解决的是信号传输过程中的质量问题，尤其是在高速领域，数字信号的传输不能只考虑逻辑上的实现。

电源完整性（PI, Power Integrity），是确认电源来源及目的端的电压及电流是否符合需求。电源完整性涉及的层面包括芯片层面、芯片封装层面、电路板层面及系统层面。

博达实验室，工程师具有多年研究背景，测试手段很多，涉及的仪器也很多，因此熟悉各种测试手段的特点，以及根据测试对象的特性和要求，选用适当的测试手段，对于选择方案、验证效果、解决问题等硬件开发活动，都能够大大提高效率，起到事半功倍的作用。

## 主要特性

### 一、信号完整性 SI 主要测试项目：

Clock 精度测试	DDR4 测试	USB2.0 测试
Clock 时序测试	SFP+测试	USB3.0 测试
I2C 测试	HDMI 测试	USB3.1 测试
SPI 时序测试	MIPI DPHY 测试	PCI 测试
URAT 测试	MIPI MPHY 测试	PCIe 测试
MII 测试	10G KI 测试	XAUI 测试
SGMII 测试	QSFP 测试	SFI 测试
DDR2 测试	SMI 测试	SATA 测试
DDR3 测试	Flash 测试	

### 二、电源完整性 PI 主要测试项目：




电压值（精度）	缓启动电路参数	冗余电源的均流参数
噪声/纹波	电流和冲击电流	
电压上下波形	告警信号	

### 三、接口一致性主要测试项目：

以太网	MIPI	Display Port
USB2.0	HDMI	PCIE
USB3.0	SATA	DVI

技术参数

示波器住主要参数

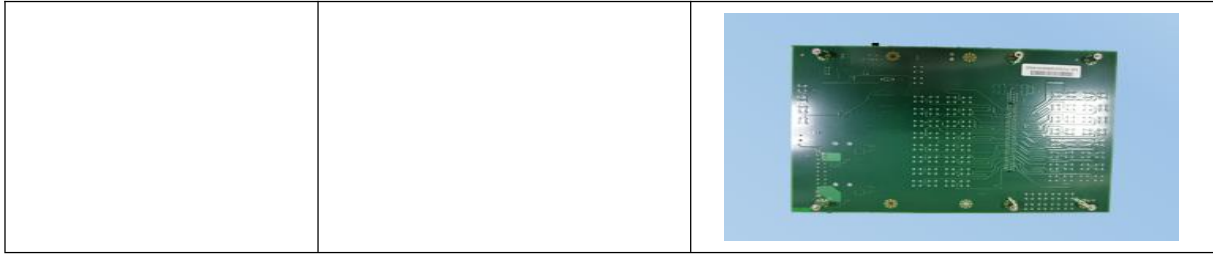
	Tektronix DPO5104	LeCroy SDA6000A	LeCroy SDA845Zi-A
图片			
模拟带宽	1 GHz	6 GHz	45GHz
采样率	10 GS/s	10 GS/s	120GS/s
记录长度	25M 点	4M/8M 点	256M 点
模拟通道	4	4	4

测试附件、治具一览表

万兆差分探棒 (25G)	WL-D2505	
千兆差分探棒 (4G)	WL-D420	
单端探头 1G	ZS1000	
单端探头 (2.5G)	ZS2500	

光探头	LECROY/OE695G DC-9.5GHZ Max	
示波器光探头	LECROY/OE555 DC-3.5GHZ	
示波器光探头	LECROY/OE525 DC-4.5GHZ	
SFP 接口信号测试治具	40Gbps	
SFP 接口信号测试治具	10Gbps	
IEEE 测试治具	Lecroy 10M/100M/1000M	
IEEE 测试治具	Tektronix 10M/100M/1000M	

<p>USB2.0 一致性测试治具</p>	<p>Host/Divice</p>	
<p>USB3.0/3.1 一致性测试治具</p>	<p>Intel GEN3</p>	
<p>USB3.0/3.1 一致性测试治具套装</p>	<p>Intel Host/Divice GEN3</p>	
<p>HDMI 一致性测试治具</p>	<p>HDMI1.1, HDMI 1.4</p>	
<p>SATA 一致性测试治具</p>	<p>SATA GEN1/2</p>	
<p>PCIE 一致性测试治具</p>	<p>PCIE Host/Divice GEN3</p>	



## 名词解释

- **SPI:** 串行外设接口 (Serial Peripheral Interface)，高速的，全双工，同步的通信总线。测试主要分析 clock、data\_in、data\_out、CS#之间的时序；
- **SMI:** 串行管理接口 (Serial Management Interface)，也被称作 MII 管理接口 (MII Management Interface)，包括 MDC 和 MDIO 两条信号线。测试主要分析 MDC 和 MDIO 之间的时序；
- **DDR:** 双倍速率同步动态随机存储器 (Dual Data Rate)，其全称为 DDR SDRAM，而 DDR3 则是 DDR 的第三代产品。测试主要分析 DDR3 的 DQ、DQS、AD、RAS、CAS 等时序；
- **PCIe:** 高速串行计算机扩展总线标准 (peripheral component interconnect express)，速串行点对点双通道高带宽传输。测试主要分析 PCIe\_TX 和 PCIe\_RX 的 Eye Pattern；
- **SGMII:** 串行千兆媒体独立接口 (serial gigabit media independent interface)，SGMII 是 MAC 和 PHY 之间的串行接口。测试主要分析 SGMII\_RX 和 SGMII\_TX 的 Eye Pattern；
- **SFP+:** 可插拔光学收发器接口，传输速率为 10.3125Gbps。测试主要分析 SFP+\_TX 的 Eye Pattern；
- **QSFP:** 四通道的 SFP+接口的可插拔光学收发器接口，传输可达到 40Gbps 以满足更高速率的要求。测试主要分析 QSFP\_TX 的 Eye Pattern；
- **I2C:** Inter-IC bus，共两条连续总线，SCL 和 SDA。测试主要分析 SCL 和 SDA 之间的时序。
- **Clock:** 时钟信号 (Clock Signal)，有固定的时钟频率，于同步电路当中，扮演计时器的角色，保证相关的电子组件得以同步运作；测试主要分析精度和时序
- **URAT:** 通用异步收发传输器 (Universal Asynchronous Receiver/Transmitter)，通常称作 UART。它将要传输的资料在串行通信与并行通信之间加以转换。作为把并行输入信号转成串行输出信号的芯片，UART 通常被集成于其他通讯接口的连结上。
- **MII:** MII 是英文 Medium Independent Interface 的缩写，翻译成中文是“介质独立接口”，该接口一般应用于 MAC 层和 PHY 层之间的以太网数据传输，也可叫数据接口。(MAC 与 PHY 间的管理接口一般是 MDIO)
- MII 接口的类型有很多，常用的有 MII、RMII、SMII、SSMII、SSSMII、GMII、RGMII、SGMII、TBI、RTBI、XGMII、XAUI、XLAUI 等。
- **HDMI:** 高清多媒体接口 (High Definition Multimedia Interface，HDMI) 是一种全数字化视频和声音发送接口，可以发送未压缩的音频及视频信号。HDMI 可用于机顶盒、DVD 播放机、个人计算机、电视、游戏主机、综合扩大机、数字音响与电视机等设备。HDMI 可以同时发送音频和视频信号，由于音频和视频信号采用同一条线材，大大简化系统线路的安装难度。
- **MIPI:** MIPI 联盟，即移动产业处理器接口 (Mobile Industry Processor Interface 简称 MIPI) 联盟。MIPI (移动产业处理器接口) 是 MIPI 联盟发起的为移动应用处理器制定的开放标准和一个规范。
- **USB:** Universal Serial Bus (通用串行总线)，标准的数据通信方式，现已发展到 USB 4.0，测试主要分析接收端 HOST、Device 和发送端 TP1
- **PCI:** Peripheral Component Interconnect(外设部件互连标准)，是一种同步的独立于处理器的 32 位或 64 位局部总线。测试主要分析 PCI\_TX 和 PCI\_RX 的 Eye Pattern；
- **XAUI:** 其中的“AUI”部分指的是以太网连接单元接口 (Ethernet Attachment Unit Interface)。“X”代表罗

马数字 10，它意味着每秒万兆(10Gbps)。

- SFI: sfi 接口 SFI (SFP+high speed serial electrical interface) 接口是一种基于交流耦合的差分低电压高速接口，用于连接 PHY 和 40G/100G 光模块。测试主要分析 SFI\_TX 的 Eye Pattern;
- SATA: SATA 是 Serial ATA 的缩写，即串行 ATA。它是一种电脑总线，主要功能是用作主板和大量存储设备（如硬盘及光盘驱动器）之间的数据传输。

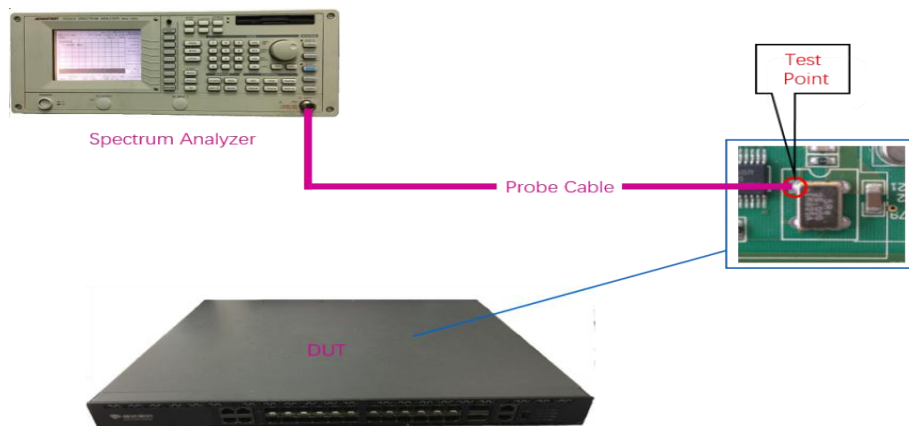
## 典型应用

### ➤ Clock 精度测试方法

测试流程:

- 1.找准待测试 clock 信号的测试点;
- 2.用 Probe Cable 将测试点连接至频谱仪信号采集通道上;
- 3.频谱仪设置:设置 Center Freq.为待测试信号的标准值,Span.设置为 100MHz,Count 选项中选择 1Hz 使得测试结果精度为 1Hz;
- 4.使 DUT 正常工作，频谱仪取值 Marker:Max.值,记录测试结果。

测试方式示意图:

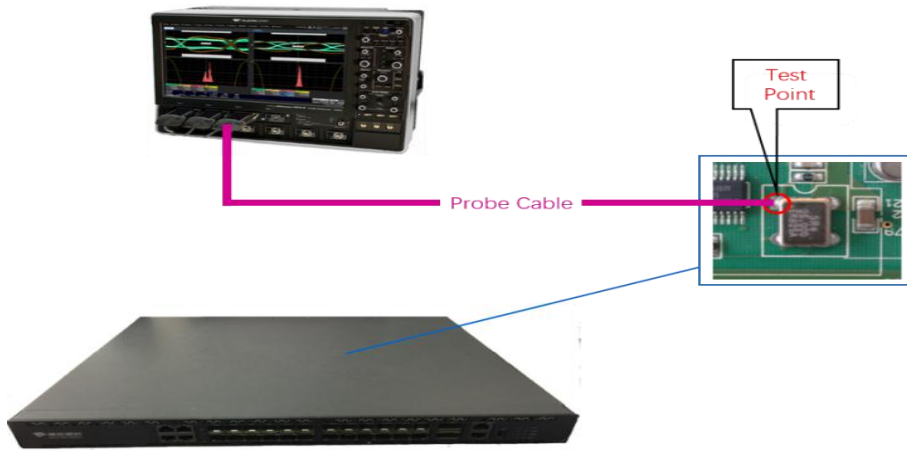


### ➤ Clock 精度测试

测试流程:

- 1.找准待测试 clock 信号的测试点;
- 2.用 Probe Cable 将测试点连接至示波器采集通道上;
- 3.设置示波器测量相关参数;
- 4.使 DUT 正常工作，获得 clock 信号的测试数据。

测试方式示意图:

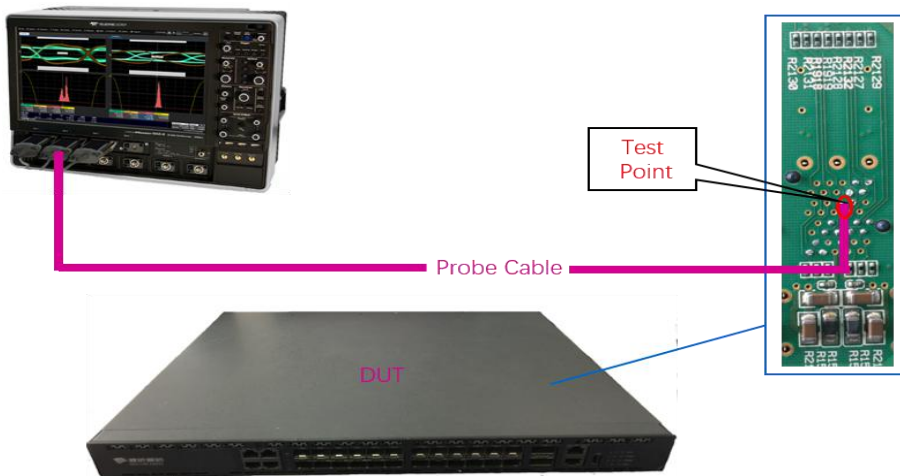


➤ I2C 测试

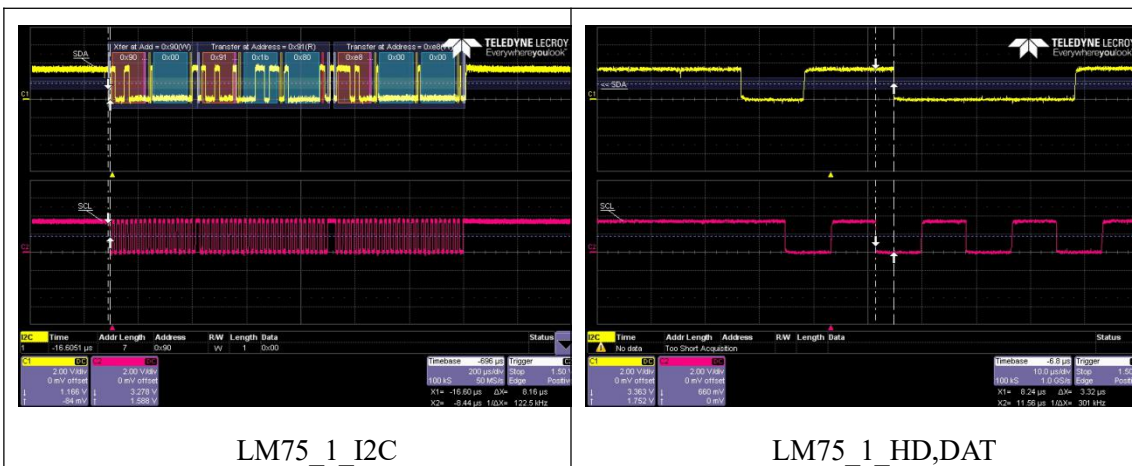
测试流程:

1. 找准待测试 I2C 的 clock 和 data 信号测试点;
2. 将两根 probe cable 连接在示波器信号采集口上, 设置其 delay 为 0;
3. 将 Probe Cable 的探针接在测试点上;
4. 使 DUT 正常工作, 获得 I2C 中 clock 和 data 信号的测试数据。

测试方式示意图:



测试波形图:



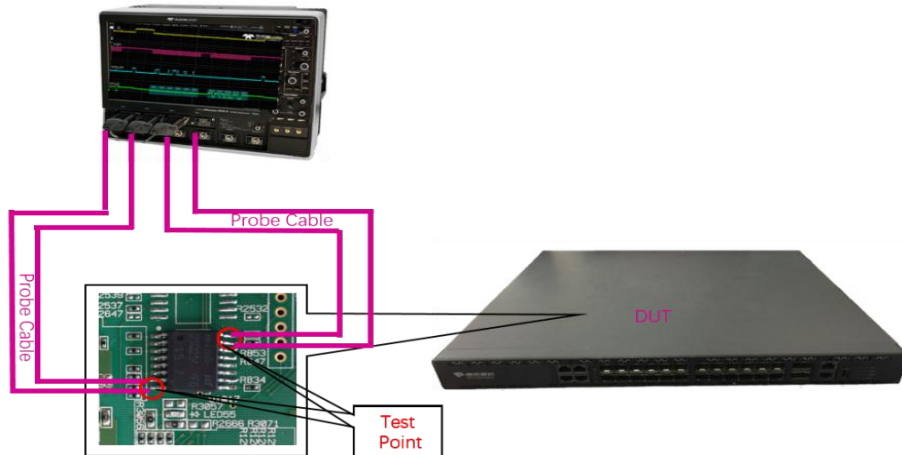


## ➤ SPI 时序测试

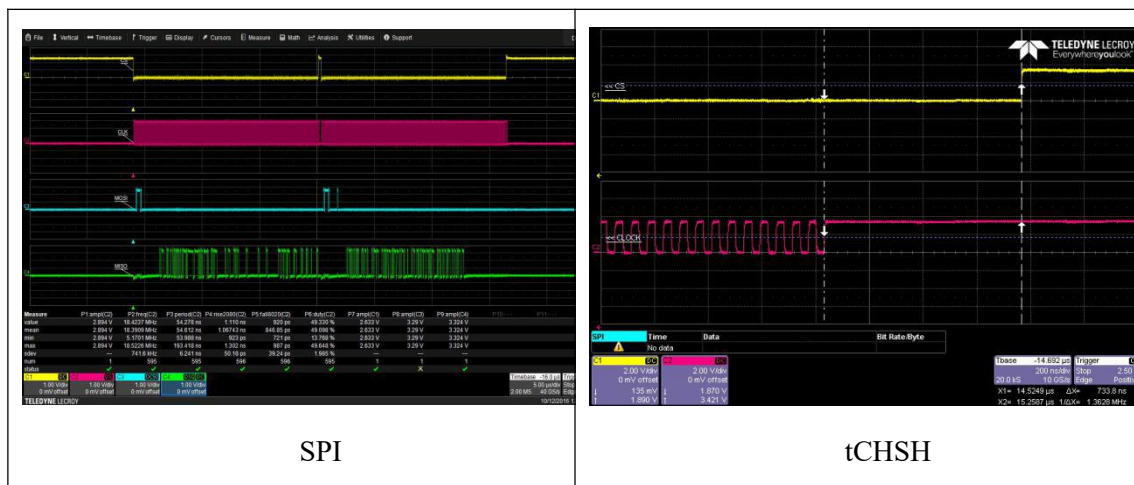
测试流程:

1. 找准待测试 clock 信号的测试点;
2. 将四根 Probe Cable 连接在示波器信号采集口上, 设置其 Delay 为 0;
3. 将 Probe Cable 的探针接在测试点上;
4. 使 DUT 正常工作, 获得 SPI 信号的测试数据。

测试方式示意图:



测试波形图:

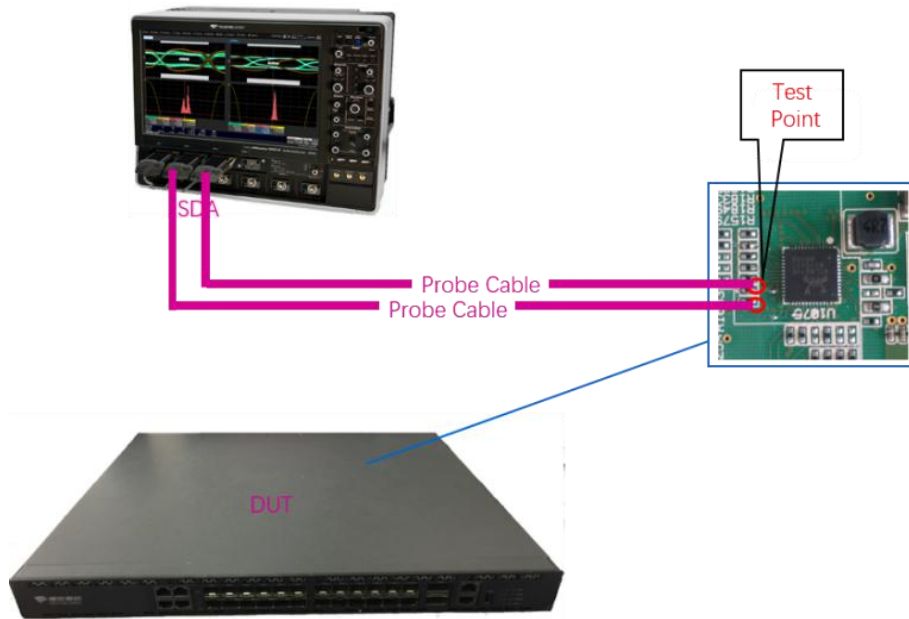


## ➤ MII 测试

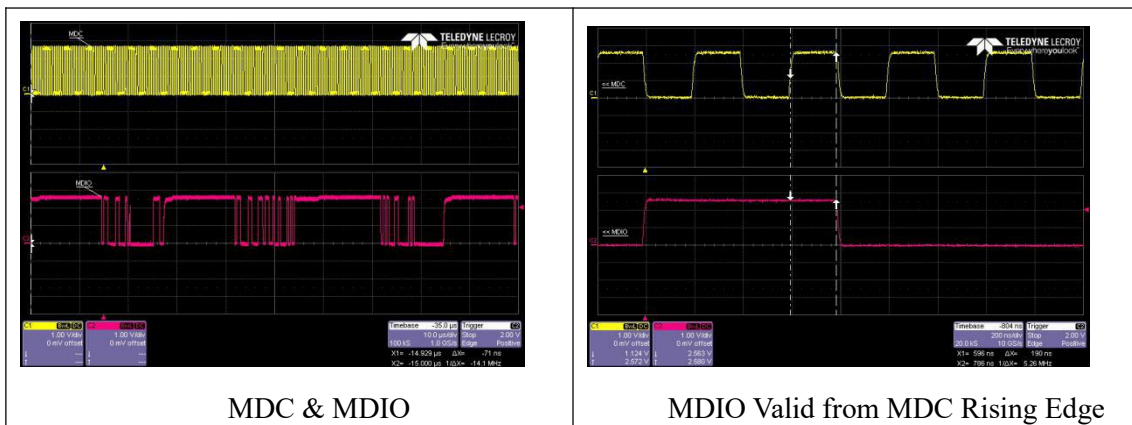
测试流程:

1. 找准待测试 MDC/MDIO 信号的测试点;
2. 将两根 Probe Cable 连接在示波器信号采集口上, 设置其 Delay 为 0;
3. 将 Probe Cable 的探针接在测试点上;
4. 使 DUT 正常工作, 获得 MDC/MDIO 信号的测试数据。

测试方式示意图:



测试波形图:

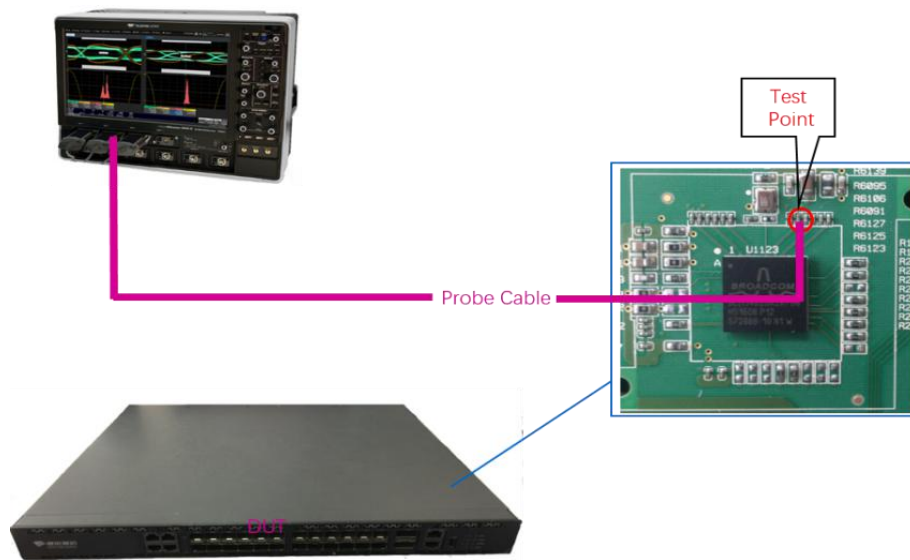


### ➤ SGMII 测试

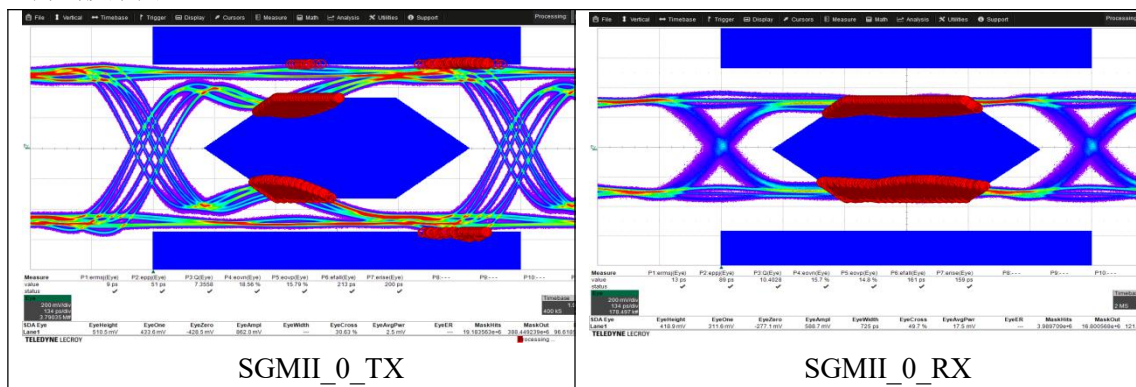
测试流程:

1. 找准待测试 SGMII 的 RX 信号测试点;
2. 将差分 probe cable 连接在示波器信号采集口上;
3. 将差分 Probe Cable 的探针接在测试点上;
4. 使 DUT 正常工作, 获得 SGMII 信号的 Eye Pattern 测试数据。

测试方式示意图:



测试波形图:

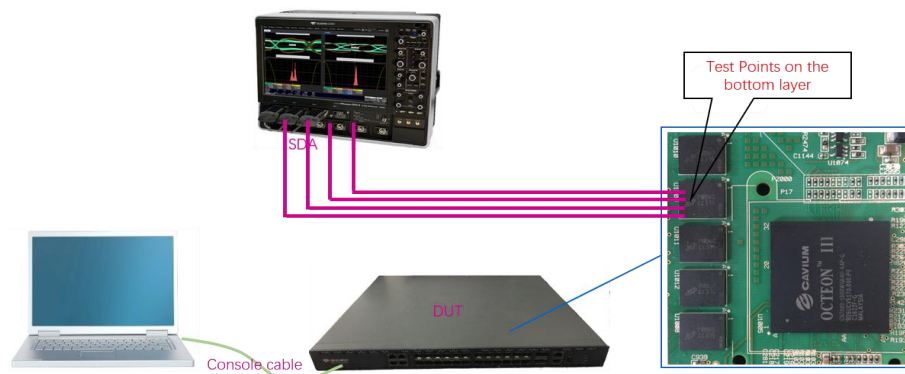


## ➤ DDR2 测试

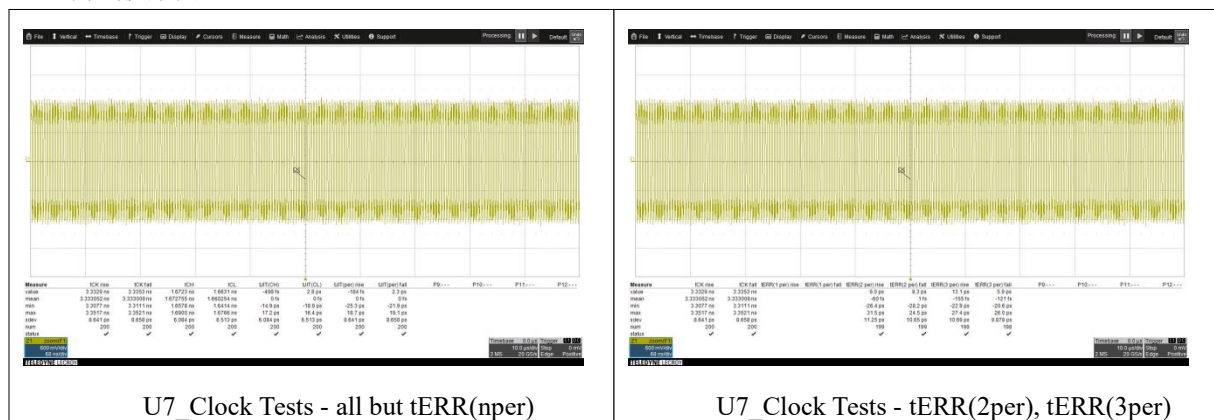
测试流程:

1. 找准存储模块的 DQ<sub>n</sub>、DQS<sub>n</sub>、AD<sub>n</sub>、RAS、/CS<sub>n</sub>、Wen 测试点;
2. 将四根 Probe Cable 连接在示波器信号采集口上, 设置其 Delay 值为 0;
3. 将 Probe Cable 的探针接到测试点上;
4. 在示波器设置中选择 QualiPHY, 并根据实际测试项目进行设置;
5. 使 DUT 正常工作, 使用电脑通过 console cable 使得 DUT 进行数据通信以保证 DDR 模块有数据传输;
6. 运行 QualiPHY, 获取测试数据。

测试方式示意图:



测试波形图:

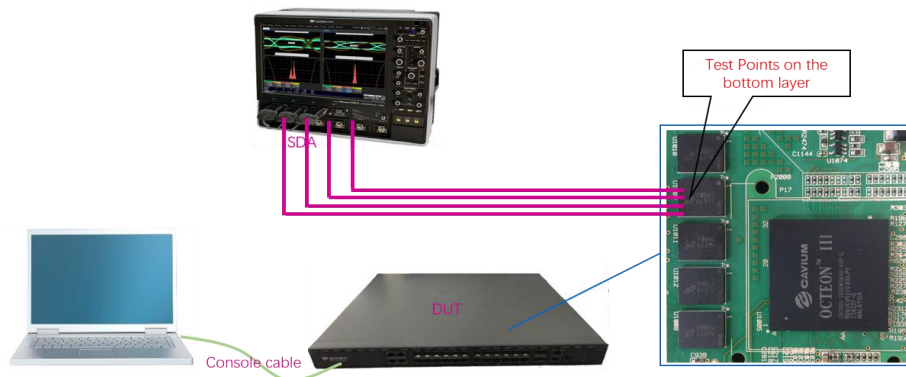


### ➤ DDR3、4 测试

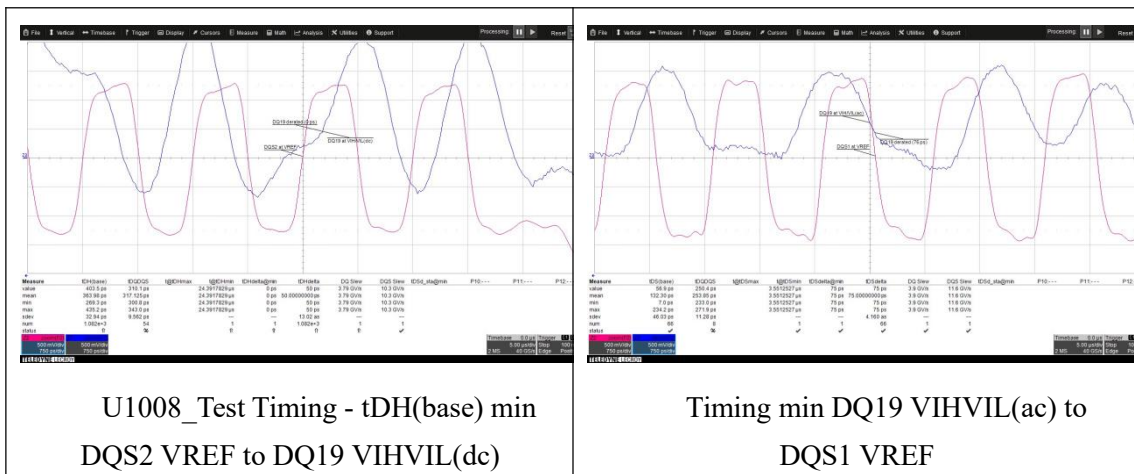
测试流程:

1. 找准存储模块的 DQ<sub>n</sub>、DQS<sub>n</sub>、AD<sub>n</sub>、RAS、/CS<sub>n</sub>、Wen 测试点;
2. 将四根 Probe Cable 连接在示波器信号采集口上, 设置其 Delay 值为 0;
3. 将 Probe Cable 的探针接到测试点上;
4. 在示波器设置中选择 QualiPHY, 并根据实际测试项目进行设置;
5. 使 DUT 正常工作, 使用电脑通过 console cable 使得 DUT 进行数据通信以保证 DDR 模块有数据传输;
6. 运行 QualiPHY, 获取测试数据。

测试方式示意图:



测试波形图：

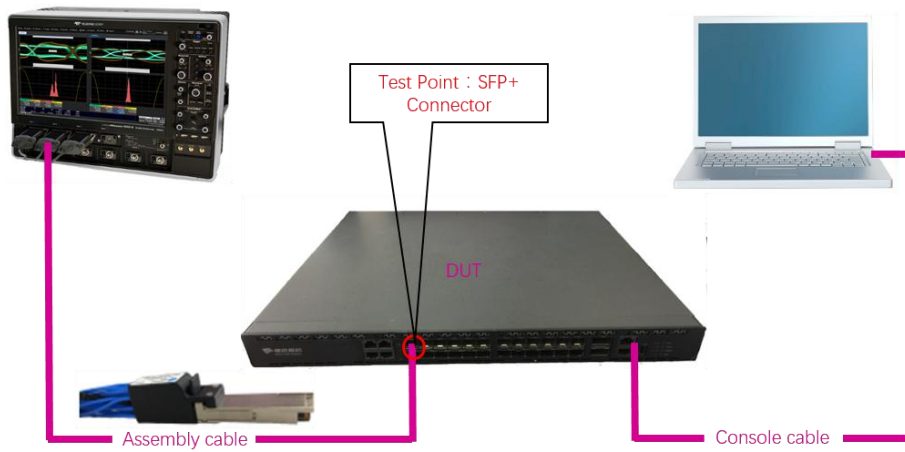


## ➤ SFP+测试

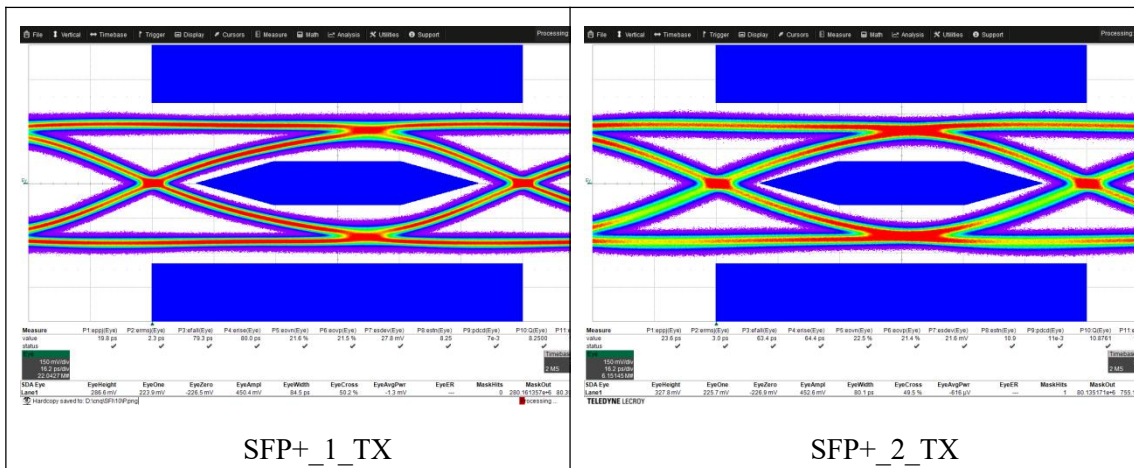
测试流程：

- 1.用 SFP Connector Assembly Cable 将 DUT 和示波器连接；
- 2.使 DUT 正常工作，通过 console cable 读取 SFP+模块的基本信息达到测试点有信号通信的目的；
- 3.获取 SFP+信号的 Eye Pattern 测试数据。

测试方式示意图：



测试波形图:

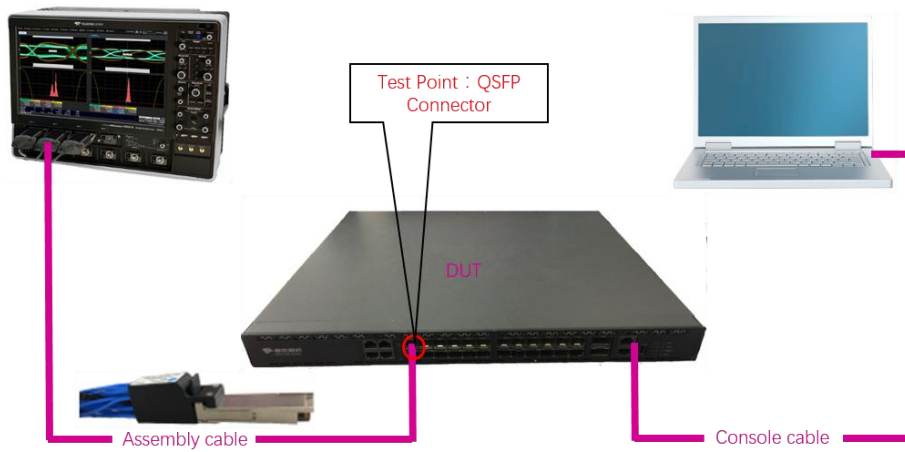


➤ **QSFP 测试**

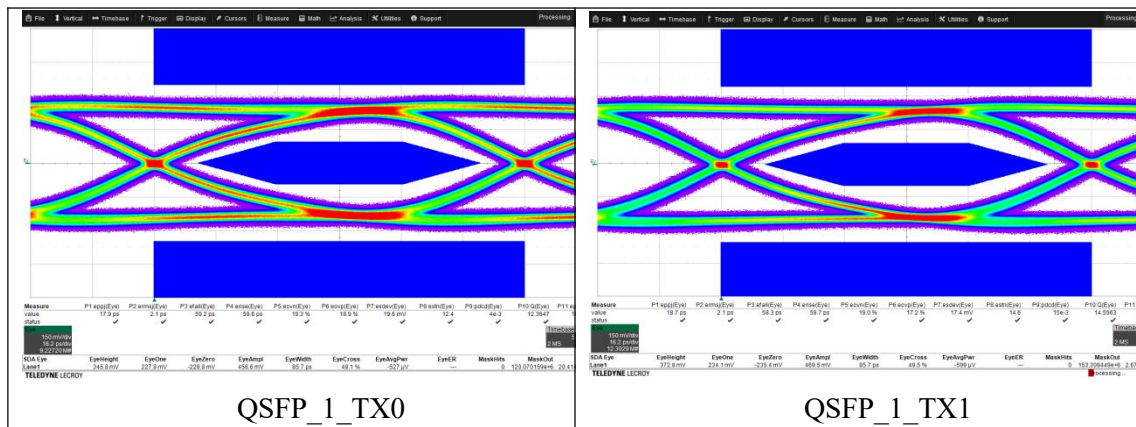
测试流程:

- 1.用 QSFP Connector Assembly Cable 将 DUT 和示波器连接;
- 2.使 DUT 正常工作, 通过 console cable 读取 QSFP 模块的基本信息达到测试点有信号通信的目的;
- 3.获取 QSFP 信号的 Eye Pattern 测试数据。

测试方式示意图:



测试波形图:



➤ PCIe 测试

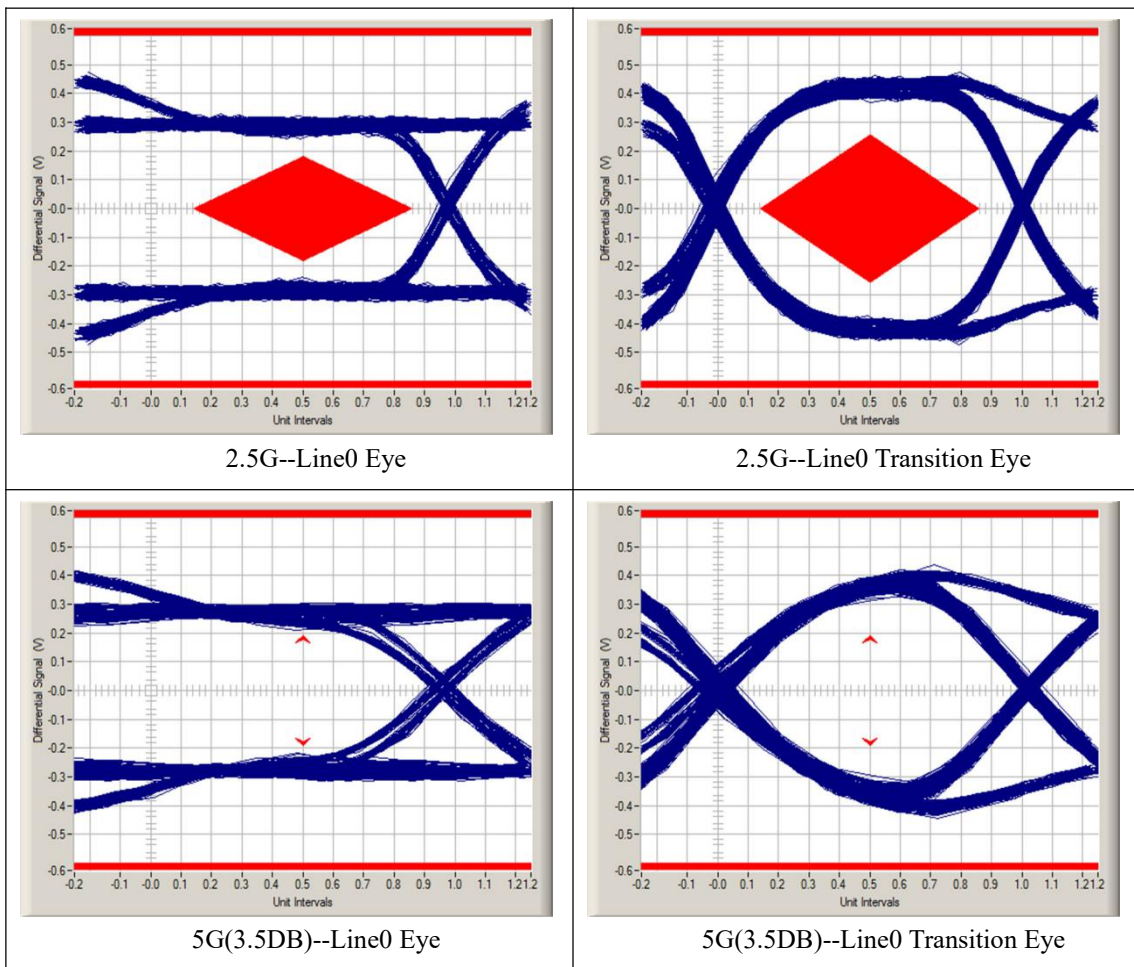
测试流程:

1. 找准待测试 PCIe 的 TX 和 RX 信号测试点;
2. 将差分 probe cable 连接在示波器信号采集口上;
3. 将差分 Probe Cable 的探针接在测试点上;
4. 使 DUT 正常工作, 获得 PCIe\_RX/TX 信号的 Eye Pattern 测试数据。

测试方式示意图:



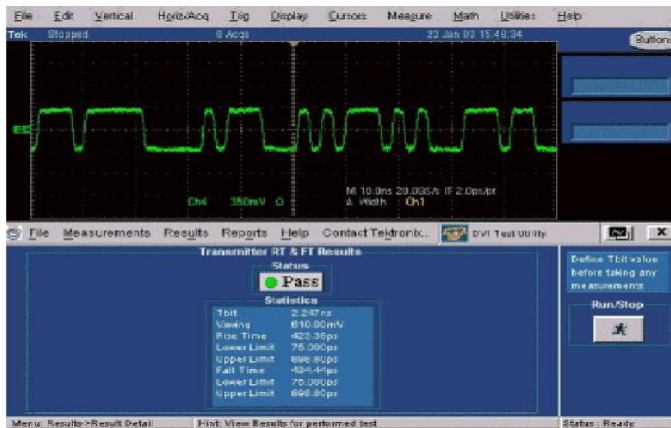
测试波形图:



➤ DVI 一致性测试

测试流程:



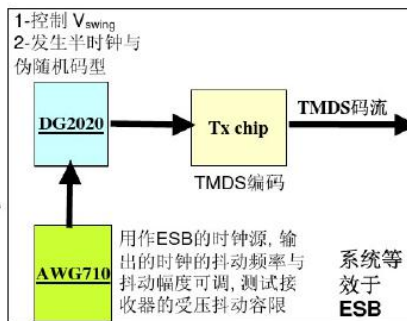


- ▶ 上升与下降时间
- ▶ 使用Half Clock半时钟码型, 测量TMD5差分信号的20%到80%的上升与下降时间的平均值。
- ▶  $75ps \leq \text{上升与下降时间} \leq 0.4 T_{bit}$
- ▶ 规范提议: 示波器上升时间  $\leq 1/3$  上升时间 (最小  $T_{bit} = 1/10 \times 1/165MHz = 600ps$ , 所以最小上升时间=240ps, 示波器上升时间 < 80ps, 所以需要 > 4GHz 示波器)

▶ DVI线缆的一致性测试:

- ▶ 等效信号源Equivalent Source Board拥有以下功能

- ▶ TMD5时钟发生器
  - ▶ 产生时钟25(VGA), 40(SVGA), 65(XGA), 112, 165MHz(UXGA)
  - ▶ 可调时钟的抖动频率(由0到15MHz)
  - ▶ 泰克AWG可产生带抖动的时钟
- ▶ PERT像素误码率测试器
  - ▶ 测试码型发生器 - 产生半时钟与伪随机码
  - ▶ 计算与显示像素误码率的功能
- ▶ TMD5码流发生器
  - ▶ 可调信号幅度, 偏差与上升/下降时间
  - ▶ 用作接收器受压容限测试
    - ▶ 产生高幅度与低幅度眼图



➤ HDMI 一致性测试

测试流程:

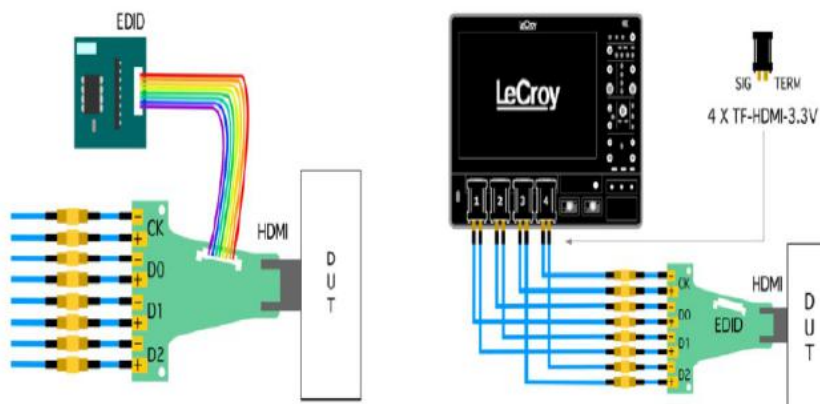
示波器带宽要求

- HDMI2.0, 13GHz以上的示波器

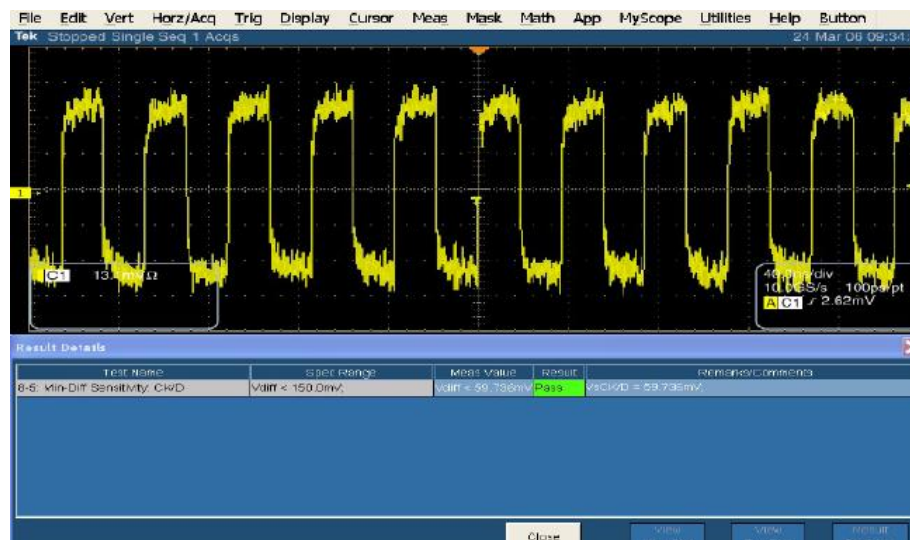


- HDMI 1.3/1.4 Source 端测试
  - 低电平输出电压(7-2)
  - 上升时间/下降时间(7-4)
  - 信号对间时间偏移(7-6)
  - 信号对内时间偏移(7-7)
  - 时钟占空比(7-8)
  - 时钟抖动(7-9)
  - 眼图(7-10)
- HDMI 2.0 Source 端测试
  - 低电平输出电压和摆幅(HF1-1)
  - 上升时间/下降时间(HF1-2)
  - 信号对间时间偏移(HF1-3)
  - 信号对内时间偏移(HF1-4)
  - 差分电压测试 ( HF1-5)
  - 时钟占空比(HF1-6)
  - 时钟抖动(HF1-7)
  - 眼图(HF1-8)

测试方式示意图:

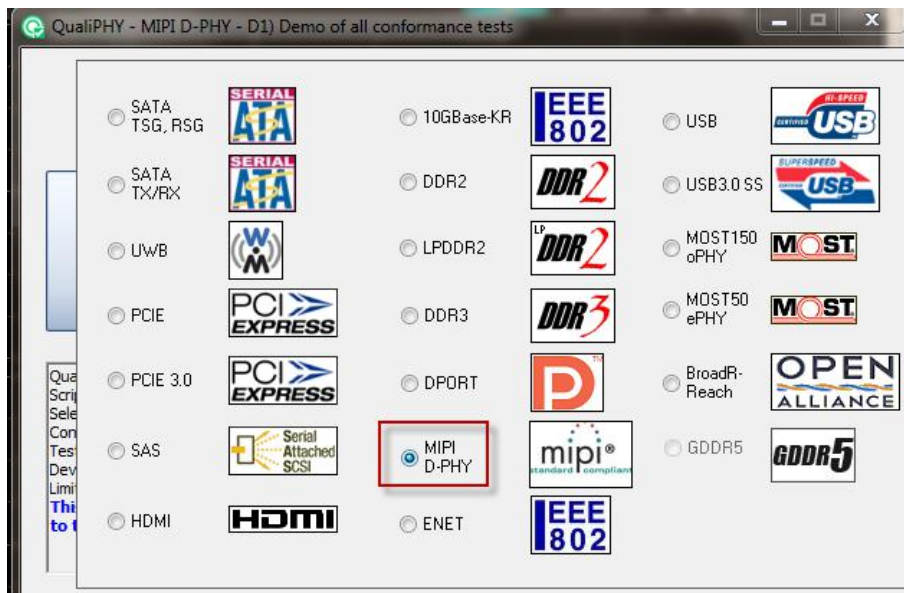
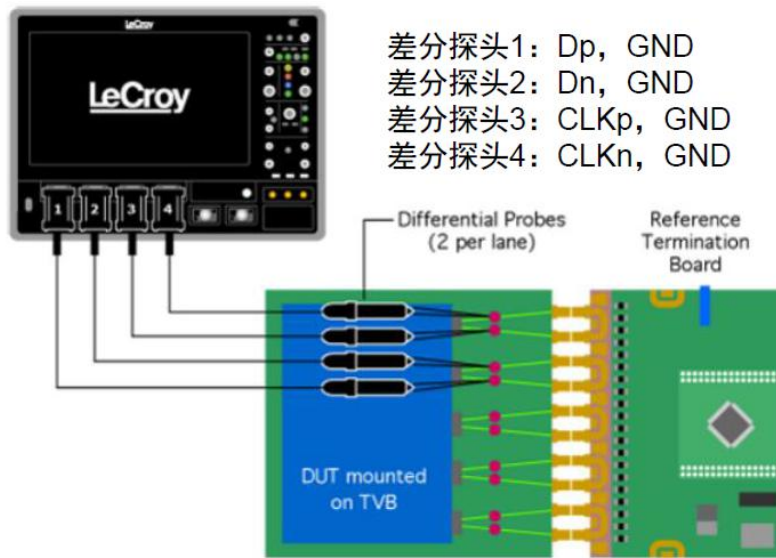


测试波形图:

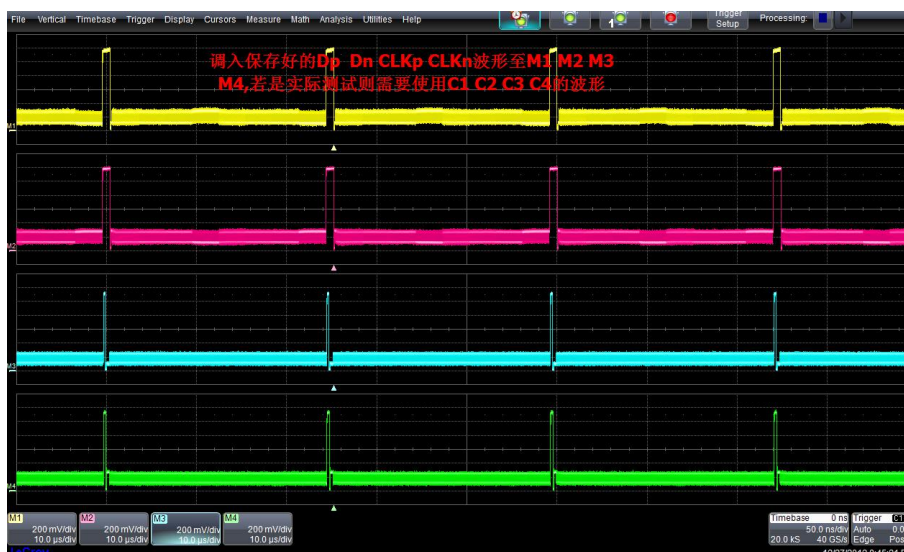


➤ MIPI DPHY (MPHY) 测试

测试方式示意图:



测试波形图:



➤ SATA 一致性测试

测试流程:

带外 (OOB) 信令测试

- 0 测试 Host 和 Device
- 0 COMWAKE
- 0 COMINT
- 0 COMRESET

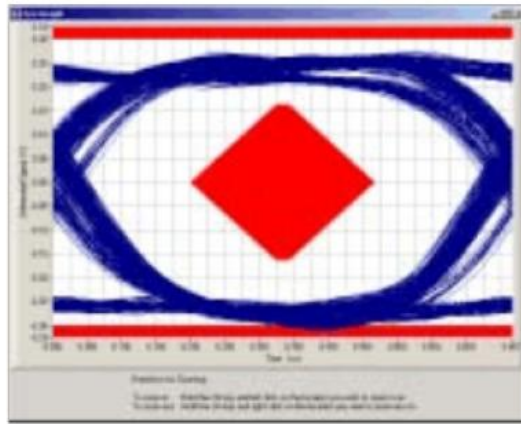
信号质量测试

- 0 Intel SigTest 支持

共模电压测量

接收机静噪

测试方式示意图:



测试波形图:



➤ **USB2.0 一致性测试:**

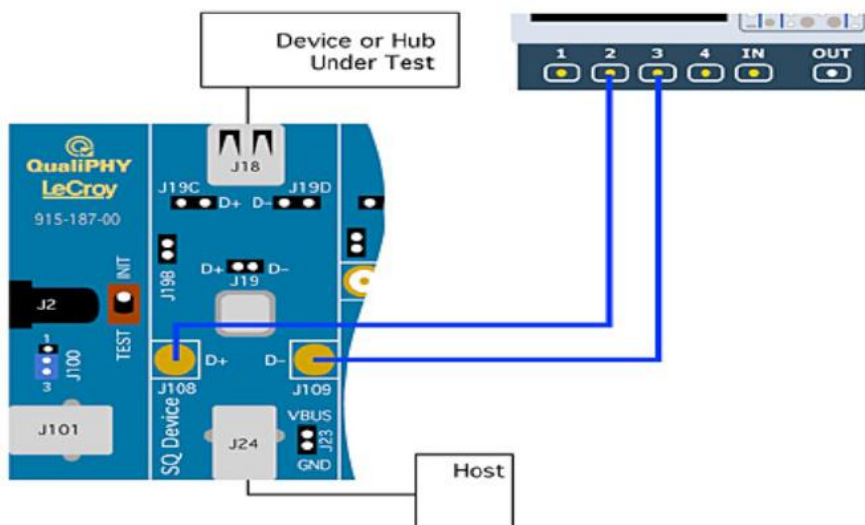
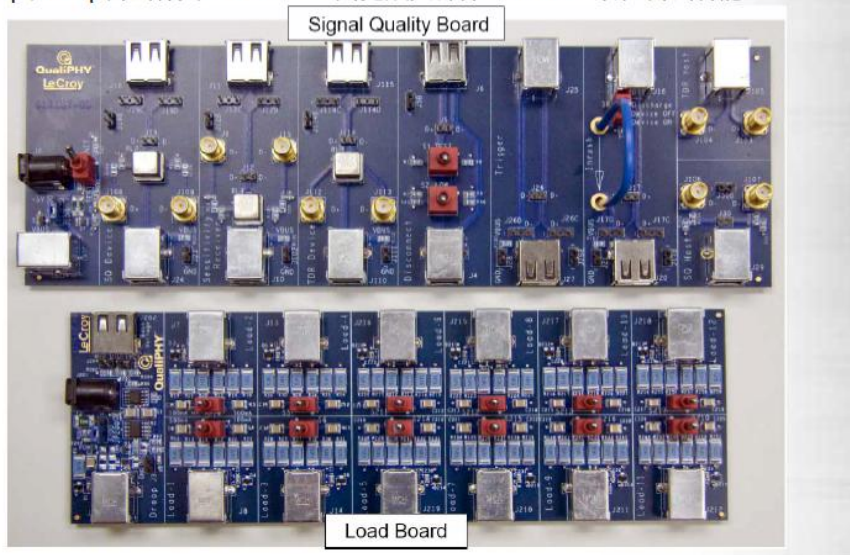
测试流程:

- 完整的 **USB 2.0** 一致性测试涵盖了三种类型的设备
  - Devices
  - Hubs
  - Hosts
- **USB-IF** 制定了一整套**USB2.0**测试规范, 内容既包括所必需测试项目, 每个项目的合格范围值, 同时还包括每个测试参数对应的示波器工作参数
- 力科**USB2.0**测试解决方案能支持全部**USB-IF**组织制定的一致性测试规范, 提供示波器主机、探头、测试夹具和自动化软件。

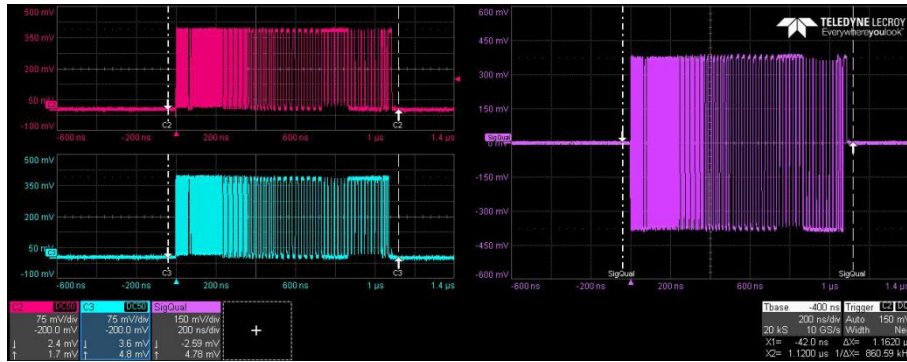
Speed	Test items	Host	Device	Hub
HS	FE SQ	√	√	
	NE SQ	√	√	
	Upstream SQ			√
	Downstream SQ			√
	Packet Parameters	√	√	√
	HS Chirp Timing	√	√	√
	Suspend Resume	√	√	√
	Disconnect	√	√	√
	Downstream Repeater			√
	Downstream Jitter			√
FS	Downstream SQ	√	√	√
	Upstream SQ		√	√
LS	Downstream SQ	√	√	√
	Upstream SQ		√	√
In Rush Current			√	√
Droop		√		√

测试方式示意图:

TF-USB-B套件内包括Signal Quality Board和Load Board两块单板, Load Board与Droop和Drop测试有关, SQ Board则完成大部分USB2.0一致性测试功能。



测试波形图:



➤ **USB3.0 一致性测试:**

测试流程:

- Transmitter Tests**
  - Pre-Test
  - Test 1.1 - Low Frequency Periodic Signaling (LFPS)
  - Test 1.2 - Spread Spectrum Tests
  - Test 1.3 - Jitter & Eye Diagram Tests
  - Test 1.4 - AC and DC Common Mode Voltage Tests
  - Test 1.5 - Differential Voltage & De-emphasis Test
- Receiver Tests

目前QPHY-USB3中包括的测试项目:

- LFPS测量
- 眼图与抖动测量
- SSC测量
- 共模电压测量
- 差分电压和去加重测量

QualiPHY USB 3.0 Test Coverage	
Template Test (Eye Diagram)	Low Power Pk-Pk Differential Voltage
Unit Interval	SSC Slew Rate
Total Jitter	De-emphasis Voltage Ratio
Random Jitter	Transmitter Min Pulse
Deterministic Jitter	DC Common Mode Voltage
SSC Modulation Rate	AC Common Mode Voltage
SSC Deviation	SIGtest Integration
Pk-Pk Differential Voltage	Integrated Receiver Tests using LeCroy PERT <sup>3</sup>

Table 6-7. Compliance Pattern Sequences

Compliance Pattern	Value	Description
CP0	D0.0 scrambled	A pseudo-random data pattern that is exactly the same as logical idle (refer to Chapter 7) but does not include SKP sequences
CP1	D10.2	Nyquist frequency
CP2	D24.3	Nyquist/2
CP3	K28.5	COM pattern
CP4	LFPS	The low frequency periodic signaling pattern
CP5	K28.7	With de-emphasis
CP6	K28.7	Without de-emphasis
CP7	50.250 1's and 0's	With de-emphasis. Repeating 50.250 1's and then 50.250 0's.
CP8	50.250 1's and 0's	With without de-emphasis. Repeating 50.250 1's and then 50.250 0's.

差分电压摆幅测量: CP8

去加重测量: CP7

SSC/RJ测量: CP1

眼图/TJ/DJ/RJ测量: CP0

Note: Unless otherwise noted, scrambling is disabled for compliance patterns.

TX常规测试项目:

幅度

上升/下降时间

眼图、抖动

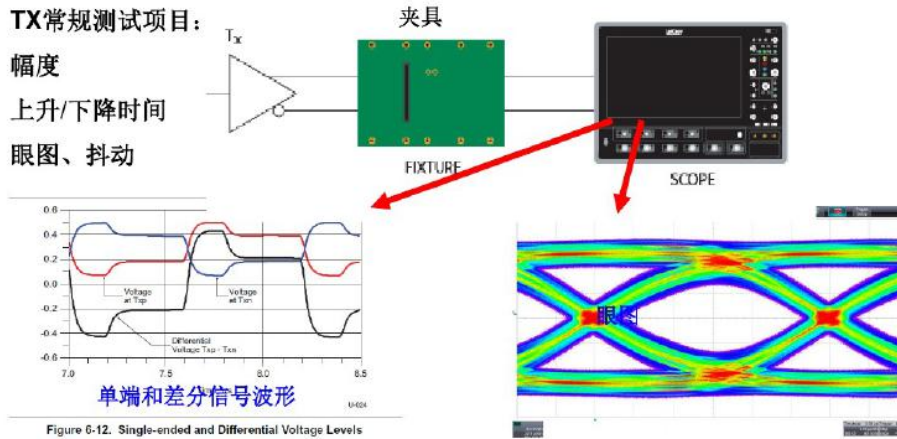
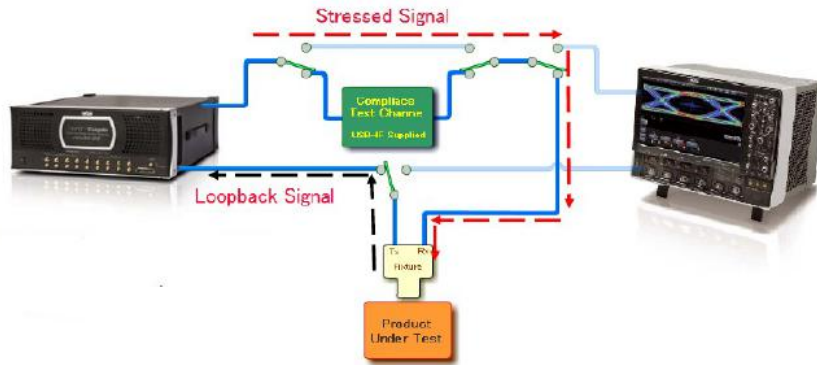
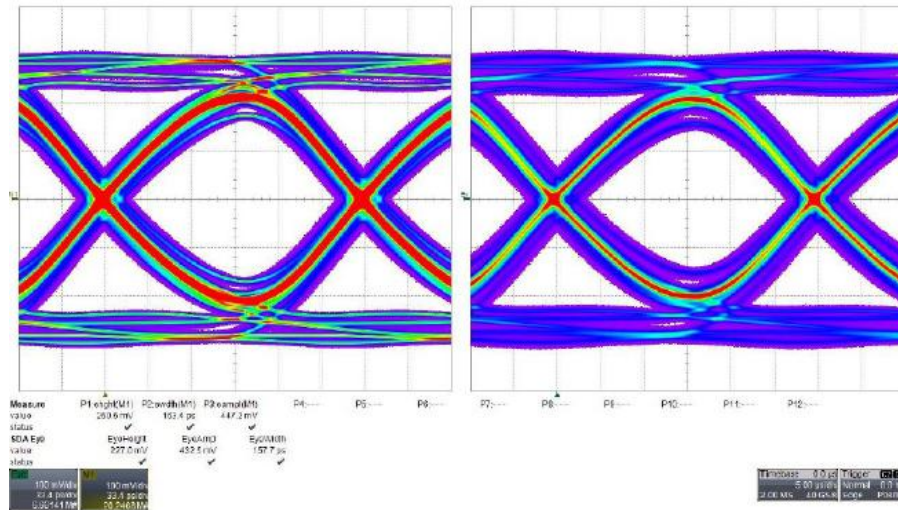


Figure 6-12. Single-ended and Differential Voltage Levels

测试方式示意图:



测试波形图:



## 订购信息

项目	描述
1	信号完整性 SI 测试
2	电源完整性 PI 测试
3	接口一致性测试

联系人: Peter.zhou

联系电话: 13524535369

联系电话: 021-50800666-5111

联系 QQ: 516755698

微信号: Candy20160629

上海博达数据通信有限公司

Shanghai Baud Data Communication co.,LTD.

地址: 上海市张江高科技园区居里路 123 号

**免责声明**

本手册仅供参考,不构成任何的合约或承诺,上海博达数据通信有限公司试图在本手册中提供准确的信息,但不保证手册内容不含有技术性描述误差或印刷性错误,博达通信对此不承担任何责任。

博达通信保留在没有通知或提示的情况下对本手册内容进行修改的权利。